

Ai8H3K64S2-40I-LQFP48/32,QFN48/32,TSSOP20 系列

1. 特性及价格（有 16 位硬件乘除法器 MDU16，准 16 位单片机）

- 选型价格（不需要外部晶振、不需要外部复位，12位ADC，12通道）

➤ 内核

- ✓ 超高速 8051 内核（1T），比传统 8051 约快 12 倍以上
 - ✓ 指令代码完全兼容传统 8051
 - ✓ 25 个中断源，4 级中断优先级
 - ✓ 支持在线仿真

➤ 工作电压

- ✓ 1.9V~5.5V

➤ 工作温度

- ✓ -20°C~65°C (内部高速 IRC 温漂-0.76%~+0.98%)
 - ✓ -40°C~85°C (内部高速 IRC 温漂±1.3%)
 - ✓ -40°C~125°C (内部高速 IRC 温漂±3%，当温度高于 85°C 时请使用外部 24MHz 及以下的晶振)

➤ Flash 存储器

- ✓ 最大 64K 字节 FLASH 程序存储器 (ROM)，用于存储用户代码
 - ✓ 支持用户配置 EEPROM 大小，512 字节单页擦除，擦写次数可达 10 万次以上
 - ✓ 支持在系统编程方式 (ISP) 更新用户应用程序，无需专用编程器
 - ✓ 支持单芯片仿真，无需专用仿真器，理论断点个数无限制

➤ SRAM

- ✓ 128 字节内部直接访问 RAM (DATA, C 语言程序中使用 `data` 关键字进行声明)
 - ✓ 128 字节内部间接访问 RAM (IDATA, C 语言程序中使用 `idata` 关键字进行声明)

- ✓ 3072 字节内部扩展 RAM (内部 XDATA, C 语言程序中使用 xdata 关键字进行声明)

➤ 时钟控制

- ✓ 内部高精度、高稳定的高速 IRC (40MHz 及以下, ISP 编程时选择或手动输入, 还可以用户软件分频到较低的频率工作, 如 100KHz)
 - ◆ 误差±0.3% (常温下 25°C)
 - ◆ -0.76%~+0.98% 温漂 (温度范围, -20°C~65°C, 以 25°C 为参考点)
 - ◆ -1.35%~+1.30% 温漂 (温度范围, -40°C~85°C, 以 25°C 为参考点)
 - ◆ -3%~+3% 温漂 (温度范围, -40°C~125°C, 以 42.5°C 为参考点)
 - ◆ 注意: 本系列的内部 IRC, 32M~37M 可能是盲区, 强烈建议选择 30MHz 及以下的频率, 或 40MHz 及以上的频率, 不可高于 45MHz
- ✓ 内部 32KHz 低速 IRC (为了低功耗, 省去了温度补偿和电压补偿电路, 误差较大)
- ✓ 外部晶振 (40MHz 及以下) 和外部时钟
用户可自由选择上面的 3 种时钟源
- ✓ 关于 Ai8H3K64S2 系列 B 版产品内部高速 IRC 的重要说明
 - ◆ 由于制造原因, 部分芯片的内部高速 IRC 在 34MHz~36MHz 可能存在盲区, 建议不要将工作频率设定在此区域
 - ◆ 内部高速 IRC 低温的温漂较高温时要大一些, 低频率段的温漂比高频率段要大一些。一般的, 20MHz~40MHz 的工作频率, 在高温 85°C 的温漂可控制在 0.8% 以内

(芯片上电工作过程: 上电复位/复位脚复位/看门狗复位/低压检测复位时, 芯片默认从 ISP 系统程序开始执行代码, 此时固定使用内部 24MHz 的高速 IRC 时钟, 当需要下载用户程序且下载完成后复位到用户程序区或者不需要下载直接复位到用户程序区时, 默认会使用上次用户下载时所调节的高速 IRC 时钟, 如果用户程序需要使用外部高速晶振、外部 32.768KHz 晶振或者内部 30KHz 低速 IRC, 则需要用户软件先启动相应的时钟, 然后通过设置 CLKSEL 寄存器进行切换)

➤ 复位

- ✓ 硬件复位
 - ◆ 上电复位。(在芯片未使能低压复位功能时有效)
 - ◆ 复位脚复位。出厂时 P5.4 默认为 I/O 口, ISP 下载时可将 P5.4 管脚设置为复位脚(注意: 当设置 P5.4 管脚为复位脚时, 复位电平为低电平)
 - ◆ 看门狗溢出复位
 - ◆ 低压检测复位, 提供 4 级低压检测电压: 2.0V、2.4V、2.7V、3.0V。
- ✓ 软件复位
 - ◆ 软件方式写复位触发寄存器

➤ 中断

- ✓ 提供 25 个中断源: INT0 (支持上升沿和下降沿中断)、INT1 (支持上升沿和下降沿中断)、INT2 (只支持下降沿中断)、INT3 (只支持下降沿中断)、INT4 (只支持下降沿中断)、定时器 0、定时器 1、定时器 2、定时器 3、定时器 4、串口 1、串口 2、ADC 模数转换、LVD 低压检测、SPI、I²C、比较器、PWMA、PWMB、P0 口中断、P1 口中断、P2 口中断、P3 口中断、P4 口中断、P5 口中断
- ✓ 提供 4 级中断优先级
- ✓ 主时钟停振/省电模式下可以唤醒的中断: INT0(P3.2)、INT1(P3.3)、INT2(P3.6)、INT3(P3.7)、INT4(P3.0)、T0(P3.4)、T1(P3.5)、T2(P1.2)、T3(P0.4)、T4(P0.6)、RXD(P3.0/P3.6/P1.6/P4.3)、RXD2(P1.0/P4.6)、I2C_SDA(P1.4/P2.4/P3.3) 以及比较器中断、低压检测中断、掉电唤醒定时器唤醒。

➤ 数字外设

- ✓ 5 个 16 位定时器: 定时器 0、定时器 1、定时器 2、定时器 3、定时器 4, 其中定时器 0 的模式 3 具有 NMI (不可屏蔽中断) 功能, 定时器 0 和定时器 1 的模式 0 为 16 位自动重载模式

- ✓ 2个高速串口：串口1、串口2，波特率时钟源最快可为FOSC/4
- ✓ 8路/2组高级PWM，可实现带死区的控制信号，并支持外部异常检测功能，另外还支持16位定时器、8个外部中断、8路外部捕获测量脉宽等功能
- ✓ SPI：支持主机模式和从机模式以及主机/从机自动切换
- ✓ I²C：支持主机模式和从机模式
- ✓ MDU16：硬件16位乘除法器（支持32位除以16位、16位除以16位、16位乘16位、数据移位以及数据规格化等运算）
- ✓ I/O口中断：所有的I/O均支持中断，每组I/O中断有独立的中断入口地址，所有的I/O中断可支持4种中断模式：高电平中断、低电平中断、上升沿中断、下降沿中断
(注意：Ai8H3K64S2系列A版芯片的I/O口中断不能进行掉电唤醒，**B版芯片的I/O口中断可以进行掉电唤醒，但只有一级中断优先级。B版芯片的I/O口中断经测试发现问题，暂请不要使用**)

➤ 模拟外设

- ✓ 超高速ADC，支持12位高精度12通道（通道0~通道2、通道6~通道14，无P1.3/P1.4/P1.5端口，所以少了通道3~5）的模数转换，速度最快能达到800K（每秒进行80万次ADC转换）
- ✓ ADC的通道15用于测试内部1.19V参考信号源（芯片在出厂时，内部参考信号源已调整为1.19V）
- ✓ 比较器，一组比较器（比较器的正端可选择CMP+端口和所有的ADC输入端口，所以比较器可当作多路比较器进行分时复用）
- ✓ DAC：8路高级PWM定时器可当8路DAC使用

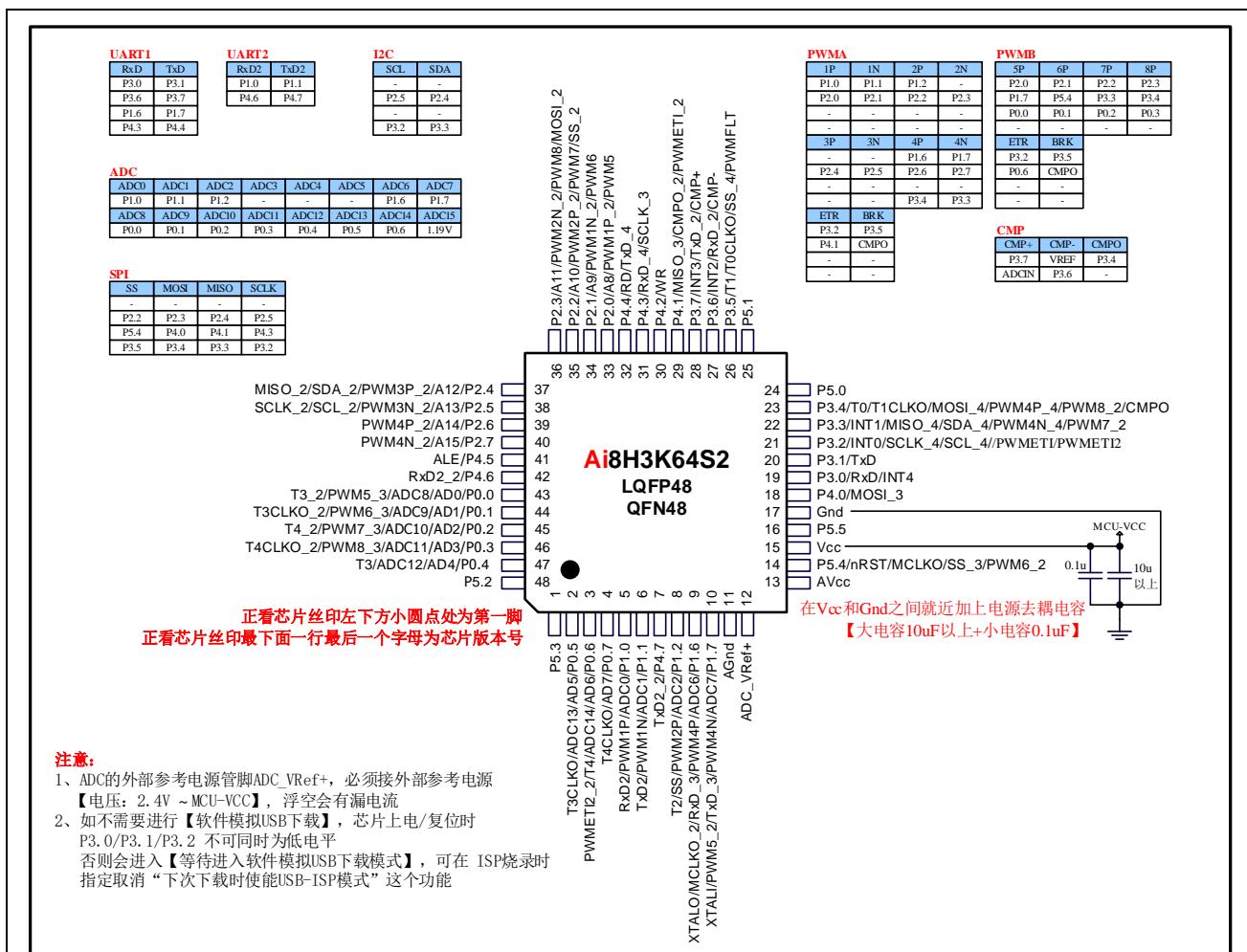
➤ GPIO

- ✓ 最多可达43个GPIO：P0.0~P0.7、P1.0~P1.2、P1.6~P1.7、P2.0~P2.7、P3.0~P3.7、P4.0~P4.7、P5.0~P5.5
- ✓ 所有的GPIO均支持如下4种模式：准双向口模式、强推挽输出模式、开漏模式、高阻输入模式
- ✓ 除P3.0和P3.1外，其余所有IO口上电后的状态均为高阻输入状态，用户在使用IO口时必须先设置IO口模式。另外每个I/O均可独立使能内部4K上拉电阻

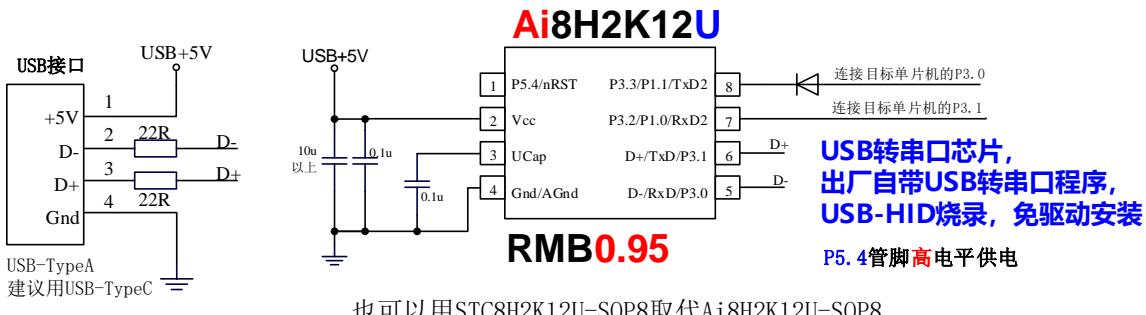
➤ 封装

- ✓ LQFP48 <9mm*9mm>、QFN48 <6mm*6mm>、LQFP32 <9mm*9mm>、QFN32 <4mm*4mm>、TSSOP20 <6.5mm*6.5mm> (**LQFP32、QFN32、TSSOP2暂无样品，后续会有，若有需要请提前订货**)

2. 管脚图, LQFP48/QFN48, 通用USB转串口下载/仿真线路



使用USB转串口芯片进行ISP下载/烧录/仿真，目标系统手动停电/上电



【ISP下载/编程/烧录，操作步骤】

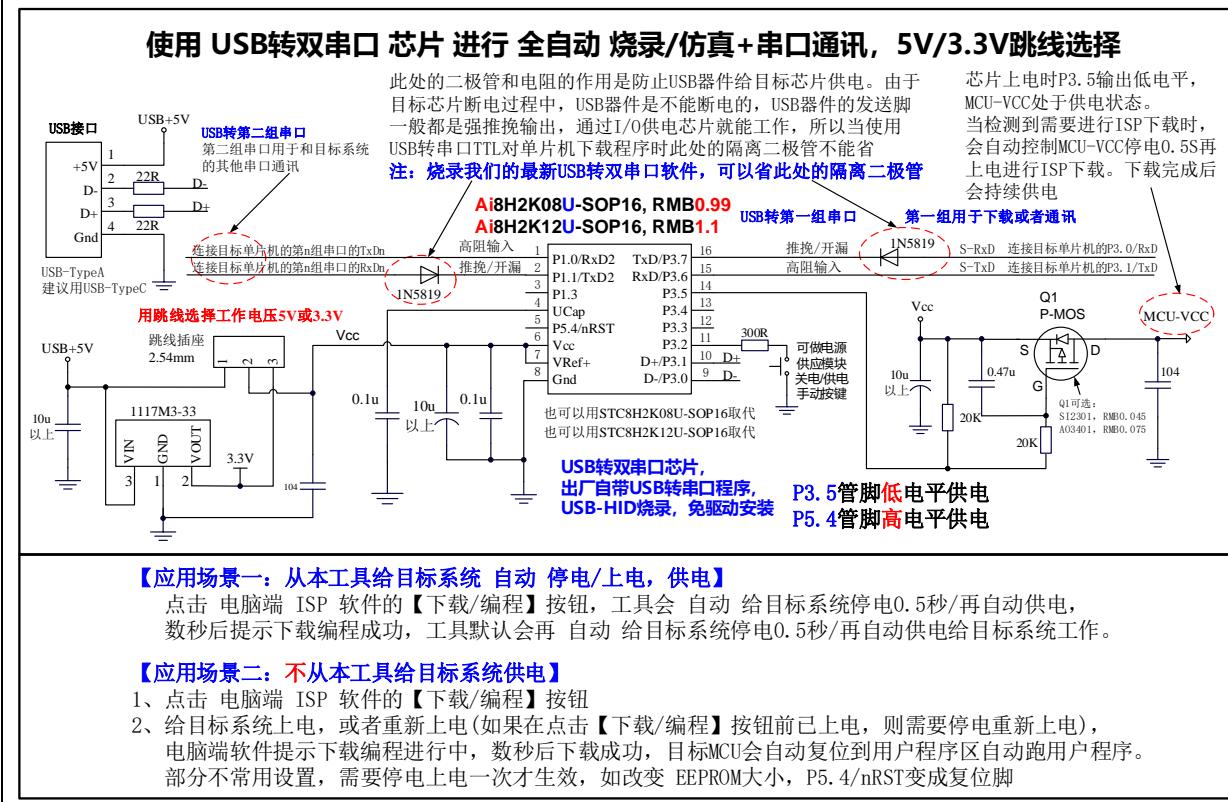
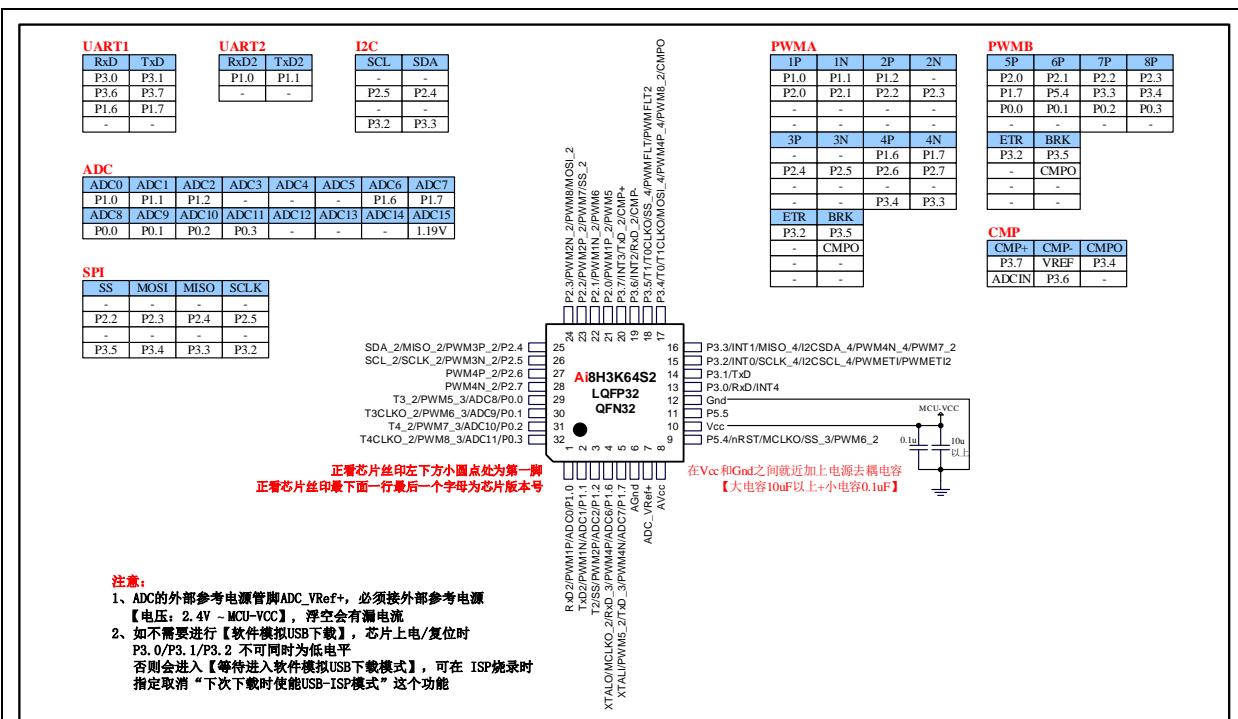
- 点击电脑端 ISP 软件的【下载/编程】按钮
- 给目标系统上电，或者重新给目标系统上电
如果在点击【下载/编程】按钮前，目标系统已上电，则需要停电再重新上电
电脑端软件提示：下载编程进行中，数秒后提示成功

关于 I/O 的注意事项：

- P3.0 和 P3.1 口上电后的状态为弱上拉/准双向口模式

- 2、除 P3.0 和 P3.1 外，其余所有 IO 口上电后的状态均为高阻输入状态，用户在使用 IO 口前必须先设置 IO 口模式
- 3、芯片上电时，若 P3.0 和 P3.1 同时为低电平，P3.2 口会短时间由高阻输入状态切换到双向口模式，用以读取 P3.2 口外部状态来判断是否需要进入 USB 下载模式
- 4、芯片上电时如果不需要使用 USB 进行 ISP 下载，P3.0/P3.1/P3.2 这 3 个 I/O 口不能同时为低电平，否则会进入 USB 下载模式而无法运行用户代码
- 5、当使用 P5.4 当作复位脚时，这个端口内部的 4K 上拉电阻会一直打开；但 P5.4 做普通 I/O 口时，基于这个 I/O 口与复位脚共享管脚的特殊考量，端口内部的 4K 上拉电阻依然会打开大约 6.5 毫秒时间，再自动关闭（当用户的电路设计需要使用 P5.4 口驱动外部电路时，请务必考虑上电瞬间会有 6.5 毫秒时间的高电平的问题）

3. 管脚图, LQFP32/QFN32, 通用USB 转串口下载/仿真线路

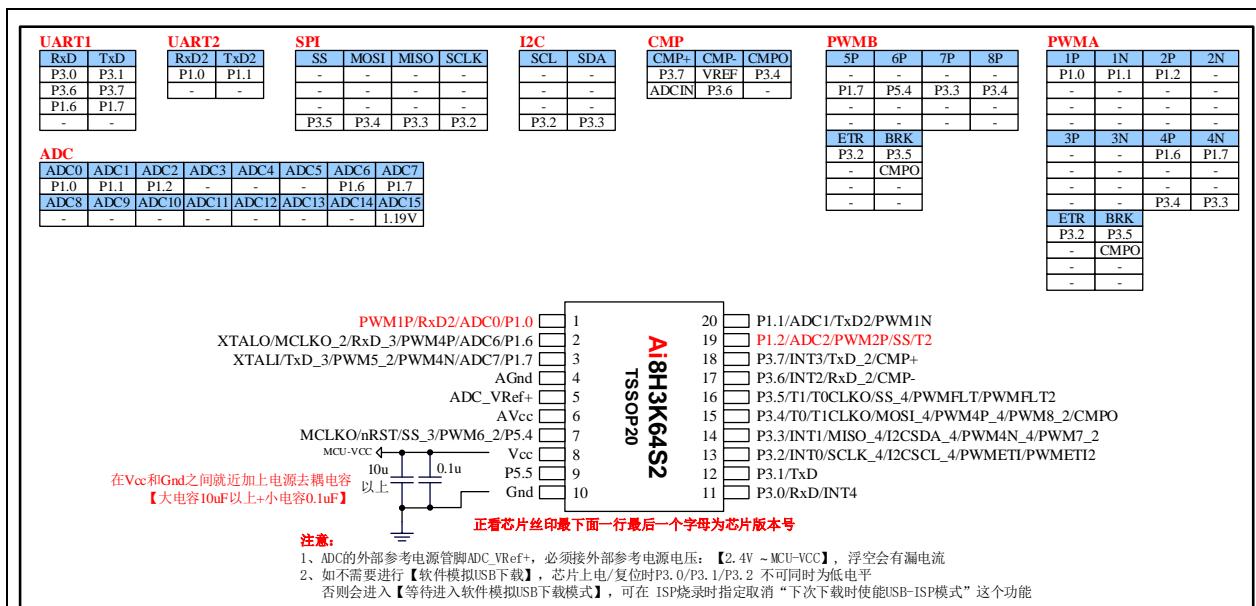


关于 I/O 的注意事项：

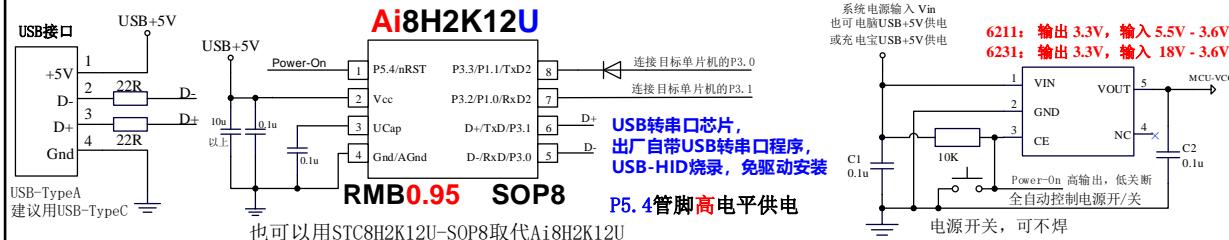
- 1、P3.0 和 P3.1 口上电后的状态为弱上拉/准双向口模式
- 2、除 P3.0 和 P3.1 外，其余所有 IO 口上电后的状态均为高阻输入状态，用户在使用 IO 口前必须先设置 IO 口模式
- 3、芯片上电时，若 P3.0 和 P3.1 同时为低电平，P3.2 口会短时间由高阻输入状态切换到双向口模式，用以读取 P3.2 口外部状态来判断是否需要进入 USB 下载模式

- 4、芯片上电时如果不需要使用 USB 进行 ISP 下载，P3.0/P3.1/P3.2 这 3 个 I/O 口不能同时为低电平，否则会进入 USB 下载模式而无法运行用户代码
- 5、当使用 P5.4 当作复位脚时，这个端口内部的 4K 上拉电阻会一直打开；但 P5.4 做普通 I/O 口时，基于这个 I/O 口与复位脚共享管脚的特殊考量，端口内部的 4K 上拉电阻依然会打开大约 6.5 毫秒时间，再自动关闭（当用户的电路设计需要使用 P5.4 口驱动外部电路时，请务必考虑上电瞬间会有 6.5 毫秒时间的高电平的问题）

4. 管脚图, TSSOP20, 最小系统, 通用USB 转串口下载/仿真线路



使用 USB转串口 芯片 进行 全自动 停电/上电, 烧录/仿真/串口通讯, 3.3V



【应用场景一：从本工具给目标系统 自动 停电/上电, 供电】

点击 电脑端 ISP 软件的【下载/编程】按钮, 工具会 自动 给目标系统停电0.5秒/再自动供电,
数秒后提示下载编程成功, 工具默认会再 自动 给目标系统停电0.5秒/再自动供电给目标系统工作。

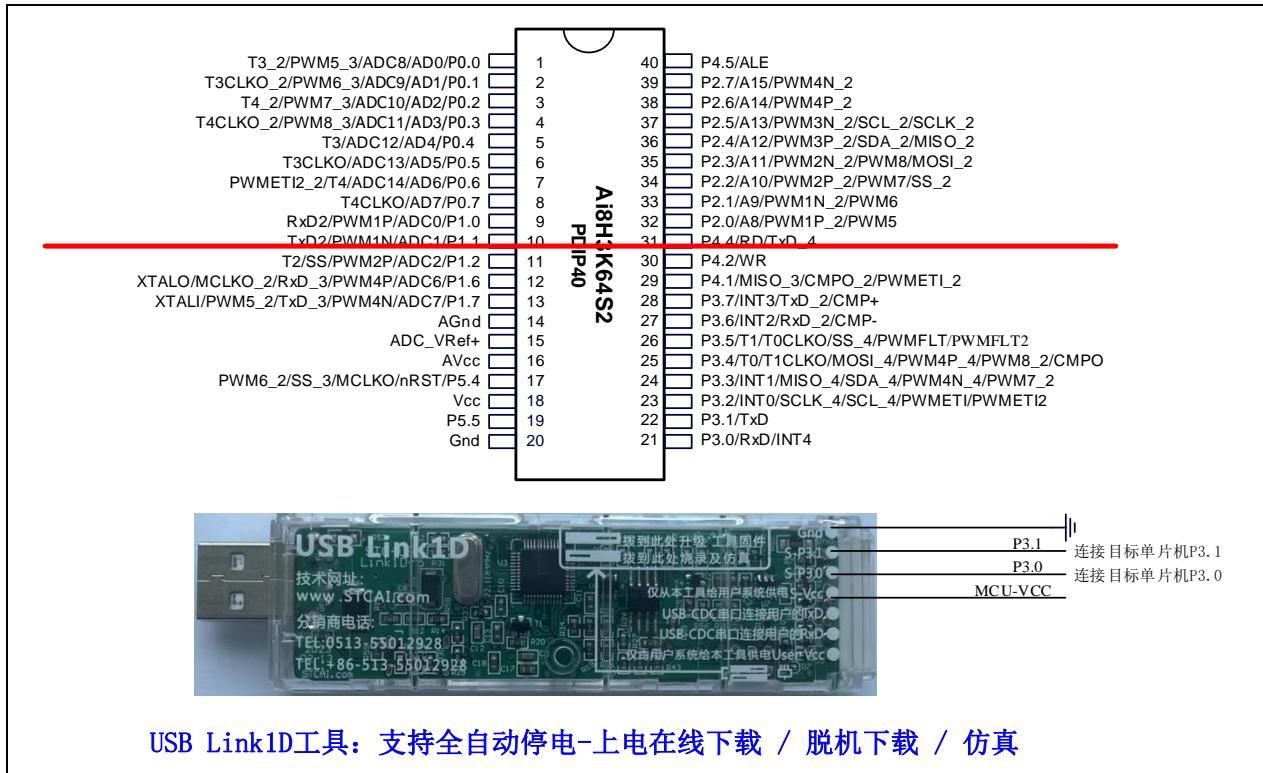
【应用场景二：不从本工具给目标系统供电】

- 1、点击 电脑端 ISP 软件的【下载/编程】按钮
- 2、给目标系统上电, 或者重新上电(如果在点击【下载/编程】按钮前已上电, 则需要停电重新上电),
电脑端软件提示下载编程进行中, 数秒后下载成功, 目标MCU会自动复位到用户程序区自动跑用户程序。
部分不常用设置, 需要停电后上电一次才生效, 如改变 EEPROM大小, P5.4/nRST变成复位脚

关于 I/O 的注意事项:

- 1、P3.0 和 P3.1 口上电后的状态为弱上拉/准双向口模式
- 2、除 P3.0 和 P3.1 外, 其余所有 IO 口上电后的状态均为高阻输入状态, 用户在使用 IO 口前必须先设置 IO 口模式
- 3、芯片上电时, 若 P3.0 和 P3.1 同时为低电平, P3.2 口会短时间由高阻输入状态切换到双向口模式, 用以读取 P3.2 口外部状态来判断是否需要进入 USB 下载模式
- 4、芯片上电时如果不需要使用 USB 进行 ISP 下载, P3.0/P3.1/P3.2 这 3 个 I/O 口不能同时为低电平, 否则会进入 USB 下载模式而无法运行用户代码
- 5、当使用 P5.4 当作复位脚时, 这个端口内部的 4K 上拉电阻会一直打开; 但 P5.4 做普通 I/O 口时, 基于这个 I/O 口与复位脚共享管脚的特殊考量, 端口内部的 4K 上拉电阻依然会打开大约 6.5 毫秒时间, 再自动关闭 (当用户的电路设计需要使用 P5.4 口驱动外部电路时, 请务必考虑上电瞬间会有 6.5 毫秒时间的高电平的问题)

5. 管脚图, PDIP40, 最小系统, 通用USB 转串口下载/仿真线路



正看芯片丝印左下方小圆点处为第一脚

正看芯片丝印最下面一行最后一个字母为芯片版本号

建议在 Vcc 和 Gnd 之间就近加上电源去耦电容 10uF 以上和 0.1uF，可去除电源线噪声，提高抗干扰能力

关于 I/O 的注意事项：

- 1、 P3.0 和 P3.1 口上电后的状态为弱上拉/准双向口模式
- 2、 除 P3.0 和 P3.1 外，其余所有 IO 口上电后的状态均为高阻输入状态，用户在使用 IO 口前必须先设置 IO 口模式
- 3、 芯片上电时，若 P3.0 和 P3.1 同时为低电平，P3.2 口会短时间由高阻输入状态切换到双向口模式，用以读取 P3.2 口外部状态来判断是否需要进入 USB 下载模式
- 4、 芯片上电时如果不需要使用 USB 进行 ISP 下载，P3.0/P3.1/P3.2 这 3 个 I/O 口不能同时为低电平，否则会进入 USB 下载模式而无法运行用户代码
- 5、 当使用 P5.4 当作复位脚时，这个端口内部的 4K 上拉电阻会一直打开；但 P5.4 做普通 I/O 口时，基于这个 I/O 口与复位脚共享管脚的特殊考量，端口内部的 4K 上拉电阻依然会打开大约 6.5 毫秒时间，再自动关闭（当用户的电路设计需要使用 P5.4 口驱动外部电路时，请务必考虑上电瞬间会有 6.5 毫秒时间的高电平的问题）

6. 管脚说明

编号			名称	类型	说明
LQFP48 QFN48	LQFP32 QFN32	TSSOP20			
1			P5.3	I/O	标准 IO 口
2			P0.5	I/O	标准 IO 口
			AD5	I/O	地址/数据总线
			ADC13	I	ADC 模拟输入通道 13
			T3CLKO	O	定时器 3 时钟分频输出
			P0.6	I/O	标准 IO 口
3			AD6	I/O	地址/数据总线
			ADC14	I	ADC 模拟输入通道 14
			T4	I	定时器 4 外部时钟输入
			PWMETI2_2	I	PWM 外部触发输入脚 2
			P0.7	I/O	标准 IO 口
4			AD7	I/O	地址/数据总线
			T4CLKO	O	定时器 4 时钟分频输出
			P1.0	I/O	标准 IO 口
5	1	1	ADC0	I	ADC 模拟输入通道 0
			PWM1P	I/O	PWM1 的捕获输入和脉冲输出正极
			RxD2	I	串口 2 的接收脚
			P1.1	I/O	标准 IO 口
6	2	20	ADC1	I	ADC 模拟输入通道 1
			PWM1N	O	PWM1 的脉冲输出负极
			TxD2	O	串口 2 的发送脚
			P4.7	I/O	标准 IO 口
7			TxD2_2	O	串口 2 的发送脚
			P1.2	I/O	标准 IO 口
8	3	19	ADC2	I	ADC 模拟输入通道
			PWM2P	I/O	PWM2 的捕获输入和脉冲输出正极
			SS	I	SPI 的从机选择脚（主机为输出）
			T2	I	定时器 2 外部时钟输入

编号				名称	类型	说明
LQFP48 QFN48	LQFP32 QFN32	TSSOP20				
9	4	2		P1.6	I/O	标准 IO 口
				ADC6	I	ADC 模拟输入通道 6
				RxD_3	I	串口 1 的接收脚
				PWM4P	I/O	PWM4 的捕获输入和脉冲输出正极
				MCLKO_2	O	主时钟分频输出
				XTALO	O	外部晶振的输出脚
10	5	3		P1.7	I/O	标准 IO 口
				ADC7	I	ADC 模拟输入通道 7
				TxD_3	O	串口 1 的发送脚
				PWM4N	O	PWM4 的脉冲输出负极
				PWM5_2	I/O	PWM5 的捕获输入和脉冲输出
				XTALI	I	外部晶振/外部时钟的输入脚
11	6	4		AGnd	Gnd	ADC 地线
12	7	5		ADC_VRef+	I	ADC 外部参考电压源输入脚, 要求不高时可直接接 MCU 的 VCC
13	8	6		AVcc	Vcc	ADC 电源脚
14	9	7		P5.4	I/O	标准 IO 口
				nRST	I	复位引脚 (低电平复位)
				MCLKO	O	主时钟分频输出
				SS_3	I	SPI 的从机选择脚 (主机为输出)
				PWM6_2	I/O	PWM6 的捕获输入和脉冲输出
15	10	8		Vcc	Vcc	电源脚
16	11	9		P5.5	I/O	标准 IO 口
17	12	10		Gnd	Gnd	地线

编号				名称	类型	说明
LQFP48 QFN48	LQFP32 QFN32	TSSOP20				
18				P4.0	I/O	标准 IO 口
				MOSI_3	I/O	SPI 主机输出从机输入
19	13	11		P3.0	I/O	标准 IO 口
				RxD	I	串口 1 的接收脚
				INT4	I	外部中断 4
20	14	12		P3.1	I/O	标准 IO 口
				TxD	O	串口 1 的发送脚
21	15	13		P3.2	I/O	标准 IO 口
				INT0	I	外部中断 0
				SCLK_4	I/O	SPI 的时钟脚
				SCL_4	I/O	I2C 的时钟线
				PWMETI	I	PWM 外部触发输入脚
				PWMETI2	I	PWM 外部触发输入脚 2
22	16	14		P3.3	I/O	标准 IO 口
				INT1	I	外部中断 1
				MISO_4	I/O	SPI 主机输入从机输出
				SDA_4	I/O	I2C 接口的数据线
				PWM4N_4	O	PWM4 的脉冲输出负极
				PWM7_2	I/O	PWM7 的捕获输入和脉冲输出
23	17	15		P3.4	I/O	标准 IO 口
				T0	I	定时器 0 外部时钟输入
				T1CLKO	O	定时器 1 时钟分频输出
				MOSI_4	I/O	SPI 主机输出从机输入
				PWM4P_4	I/O	PWM4 的捕获输入和脉冲输出正极
				PWM8_2	I/O	PWM8 的捕获输入和脉冲输出
				CMPO	O	比较器输出
24				P5.0	I/O	标准 IO 口
25				P5.1	I/O	标准 IO 口

编号				名称	类型	说明
LQFP48 QFN48	LQFP32 QFN32	TSSOP20				
26	18	16		P3.5	I/O	标准 IO 口
				T1	I	定时器 1 外部时钟输入
				T0CLKO	O	定时器 0 时钟分频输出
				SS_4	I	SPI 的从机选择脚（主机为输出）
				PWMFLT	I	增强 PWM 的外部异常检测脚
27	19	17		P3.6	I/O	标准 IO 口
				INT2	I	外部中断 2
				RxD_2	I	串口 1 的接收脚
				CMP-	I	比较器负极输入
28	20	18		P3.7	I/O	标准 IO 口
				INT3	I	外部中断 3
				TxD_2	O	串口 1 的发送脚
				CMP+	I	比较器正极输入
29				P4.1	I/O	标准 IO 口
				MISO_3	I/O	SPI 主机输入从机输出
				CMPO_2	O	比较器输出
				PWMETI_2	I	PWM 外部触发输入脚
30				P4.2	I/O	标准 IO 口
				WR	O	外部总线的写信号线
31				P4.3	I/O	标准 IO 口
				RxD_4	I	串口 1 的接收脚
				SCLK_3	I/O	SPI 的时钟脚
32				P4.4	I/O	标准 IO 口
				RD	O	外部总线的读信号线
				TxD_4	O	串口 1 的发送脚
33	21			P2.0	I/O	标准 IO 口
				A8	O	地址总线
				PWM1P_2	I/O	PWM1 的捕获输入和脉冲输出正极
				PWM5	I/O	PWM5 的捕获输入和脉冲输出

编号				名称	类型	说明
LQFP48 QFN48	LQFP32 QFN32	TSSOP20				
34	22			P2.1	I/O	标准 IO 口
				A9	O	地址总线
				PWM1N_2	O	PWM1 的脉冲输出负极
				PWM6	I/O	PWM6 的捕获输入和脉冲输出
35	23			P2.2	I/O	标准 IO 口
				A10	O	地址总线
				SS_2	I	SPI 的从机选择脚（主机为输出）
				PWM2P_2	I/O	PWM2 的捕获输入和脉冲输出正极
				PWM7	I/O	PWM7 的捕获输入和脉冲输出
36	24			P2.3	I/O	标准 IO 口
				A11	O	地址总线
				MOSI_2	I/O	SPI 主机输出从机输入
				PWM2N_2	O	PWM2 的脉冲输出负极
				PWM8	I/O	PWM8 的捕获输入和脉冲输出
37	25			P2.4	I/O	标准 IO 口
				A12	O	地址总线
				MISO_2	I/O	SPI 主机输入从机输出
				SDA_2	I/O	I2C 接口的数据线
				PWM3P_2	I/O	PWM3 的捕获输入和脉冲输出正极
38	26			P2.5	I/O	标准 IO 口
				A13	O	地址总线
				SCLK_2	I/O	SPI 的时钟脚
				SCL_2	I/O	I2C 的时钟线
				PWM3N_2	O	PWM3 的脉冲输出负极
39	27			P2.6	I/O	标准 IO 口
				A14	O	地址总线
				PWM4P_2	I/O	PWM4 的捕获输入和脉冲输出正极
40	28			P2.7	I/O	标准 IO 口
				A15	O	地址总线
				PWM4N_2	O	PWM4 的脉冲输出负极
41				P4.5	I/O	标准 IO 口
				ALE	O	地址锁存信号

编号				名称	类型	说明
LQFP48 QFN48	LQFP32 QFN32	TSSOP20				
42				P4.6	I/O	标准 IO 口
				RxD2_2	I	串口 2 的接收脚
43	29			P0.0	I/O	标准 IO 口
				AD0	I/O	地址/数据总线
				ADC8	I	ADC 模拟输入通道 8
				PWM5_3	I/O	PWM5 的捕获输入和脉冲输出
				T3_2	I	定时器 3 外部时钟输入
44	30			P0.1	I/O	标准 IO 口
				AD1	I/O	地址/数据总线
				ADC9	I	ADC 模拟输入通道 9
				PWM6_3	I/O	PWM6 的捕获输入和脉冲输出
				T3CLKO_2	O	定时器 3 时钟分频输出
45	31			P0.2	I/O	标准 IO 口
				AD2	I/O	地址/数据总线
				ADC10	I	ADC 模拟输入通道 10
				PWM7_3	I/O	PWM7 的捕获输入和脉冲输出
				T4_2	I	定时器 4 外部时钟输入
46	32			P0.3	I/O	标准 IO 口
				AD3	I/O	地址/数据总线
				ADC11	I	ADC 模拟输入通道 11
				PWM8_3	I/O	PWM8 的捕获输入和脉冲输出
				T4CLKO_2	O	定时器 4 时钟分频输出
47				P0.4	I/O	标准 IO 口
				AD4	I/O	地址/数据总线
				ADC12	I	ADC 模拟输入通道 12
				T3	I	定时器 3 外部时钟输入
48				P5.2	I/O	标准 IO 口